

Plan 258 Ing. Tec. en Informática de Sist.

Asignatura 16528 ARQUITECTURAS AVANZADAS

Grupo 1

## Presentación

---

## Programa Básico

---

## Objetivos

El objetivo de esta asignatura es dar a conocer arquitecturas diferentes a las clásicas, especialmente en el ámbito de las arquitecturas paralelas. Se estudiarán con especial interés los procesadores segmentados, los computadores vectoriales, los multiprocesadores y los multicomputadores con sus problemas asociados.

---

## Programa de Teoría

---

1. CONCEPTOS GENERALES
    - 1.1 Necesidad del paralelismo
    - 1.2 Concepto de paralelismo
    - 1.3 Limitaciones del paralelismo
    - 1.4 Tipos de paralelismo
    - 1.5 Problemática planteada
    - 1.6 Características de las máquinas paralelas
    - 1.7 Aplicaciones del proceso paralelo
  2. PROCESADORES SEGMENTADOS
    - 2.1 Introducción y definiciones
    - 2.2 Rendimiento de los procesadores segmentados
    - 2.3 Clasificación de los procesadores segmentados
    - 2.4 Conflictos y sus tipos
    - 2.5 Control de conflictos
    - 2.6 Procesadores segmentados y arquitectura RISC
    - 2.7 Procesadores superescalares y supersegmentados
    - 2.8 Segmentación en procesadores VLIW
  3. PROCESADORES VECTORIALES
    - 3.1 Introducción y definiciones
    - 3.2 Procesamiento vectorial
    - 3.3 Segmentación y procesadores vectoriales
    - 3.4 Arquitectura de los procesadores vectoriales
    - 3.5 Rendimiento de los procesadores vectoriales
    - 3.6 Características de los lenguajes para proceso vectorial
    - 3.7 Compiladores para procesadores vectoriales
    - 3.8 Ejemplos reales de computadores vectoriales
  4. REDES DE INTERCONEXIÓN
    - 4.1 Introducción
    - 4.2 Rendimiento de los sistemas de comunicación entre procesadores
    - 4.3 Características de las redes de interconexión
    - 4.4 Elementos de conmutación (switches)
    - 4.5 Permutaciones y funciones de intercambio
    - 4.6 Clasificación de las redes de interconexión
    - 4.7 Métodos de encaminamiento
  5. LA MEMORIA EN LOS SISTEMAS PARALELOS
    - 5.1 Organizaciones de memoria para los multiprocesadores
    - 5.2 Memorias entrelazadas
-

- 5.3 Memorias tolerantes a fallos
- 5.4 Coherencia caché
- 6. MÁQUINAS TOLERANTES A FALLOS
- 6.1 Conceptos generales sobre tolerancia a fallos
- 6.2 Caracterización de los fallos
- 6.3 Filosofías de diseño para combatir los fallos
- 6.4 Redundancia
- 6.5 Métodos de evaluación de sistemas tolerantes a fallos

## Programa Práctico

A lo largo del curso se desarrollarán diferentes trabajos. Estos trabajos consistirán en la programación de algunos algoritmos, se insistirá preferentemente en la programación de algoritmos paralelos mediante paso de mensajes.

## Evaluación

El examen ordinario escrito se celebrará en junio y el extraordinario en septiembre.

Para aprobar la asignatura es necesario superar tanto los créditos teóricos como los prácticos. En caso de no superar los créditos prácticos mediante la presentación de los trabajos se deberá superar un examen práctico.

En el examen teórico se valorará la comprensión de los conceptos y en absoluto el aprendizaje memorístico.

En los trabajos prácticos se valorará la adquisición de habilidades en la programación paralela.

## Bibliografía

- \* Hwang, K.-Briggs, F.A.: "Computer Architecture and Parallel Processing", McGraw-Hill, 1984. Existe traducción castellana: "Arquitectura de computadoras y procesamiento paralelo", McGraw-Hill, 1988.
- \* Hwang, K.: "Advanced Computer Architecture: Parallelism, Scalability, Programmability", McGraw-Hill, 1993.
- \* Stone, H.S.: "High-performance Computer Architecture", 2.ª edición, Addison-Wesley, 1990.
- \* Johnson, B.W.: "Design and Analysis of Fault Tolerant Digital Systems", Addison Wesley, 1989.