

Plan 251 Ing. en Electrónica

Asignatura 15099 DISEÑO DE C.IS ESPECIFICOS

Grupo 1

### Presentación

Herramientas CAD de Diseño de Circuitos Integrados VLSI.  
 Test de Circuitos.  
 Metodologías de Diseño VLSI de Circuitos de Aplicación Específica.

### Programa Básico

#### PRIMERA PARTE: METODOLOGÍA DE DISEÑO

1. Principios generales
2. Metodologías de diseño
3. Herramientas de diseño
4. Introducción al lenguaje VHDL
5. Utilización del Lenguaje VHDL

#### SEGUNDA PARTE: TEST DE CIRCUITOS INTEGRADOS

6. Generalidades sobre el test
7. Estrategias de diseño para test
8. Técnicas de test a nivel de sistema (boundary scan)

### Objetivos

Utilización de herramientas estándar de Diseño y Verificación de Circuitos Integrados VLSI para la realización de Circuitos Integrados de Aplicación Específica.

### Programa de Teoría

#### PRIMERA PARTE: METODOLOGÍA DE DISEÑO

##### 1. PRINCIPIOS GENERALES

Introducción. Estrategias de diseño.

##### 2. METODOLOGÍAS DE DISEÑO

Análisis y simulación del diseño. Verificación del diseño. Diseño full-custom. Metodologías de diseño basado en celdas. Metodologías de diseño basado

en arrays. Síntesis del diseño. Validación y test de circuitos. Perspectivas de futuro.

##### 3. HERRAMIENTAS DE DISEÑO

Herramientas de Captura de Esquemas. Herramientas de Verificación.

##### 4. Introducción al Lenguaje VHDL

Generalidades. Señales, Bloques y Guardas. Tipos de Datos y Atributos. Sentencias Secuenciales y Sentencias Concurrentes. Encapsulados, Bibliotecas, Entradas y Salidas.

##### 5. UTILIZACIÓN DEL LENGUAJE VHDL

Programación con VHDL. Simulación de Eventos Discretos. Máquinas de Estados Finitos. Consideraciones Prácticas. Microprocesadores, Buses y Protocolos.

##### 6. GENERALIDADES SOBRE EL TEST

---

Necesidad del Test. Principios del Test de Fabricación.

7. Estrategias de Diseño para Test

Diseño para Testabilidad. Test Ad-Hoc. Técnicas de Test de Barrido (Scan-Based Techniques). Técnicas de Auto Test. Test IDDQ. Técnicas de test a nivel de chip.

8. Técnicas de Test a Nivel de Sistema (Boundary Scan)

Introducción. Puerto de Acceso para Test (TAP). Arquitectura para Test. Controlador del TAP. Registro de Instrucciones (IR). Registro de Datos (Drs). Registros de Boundary Scan.

9. MÉTODO SISTEMÁTICO DE DISEÑO LÓGICO

Metodología ASM. Diseño de Lógica de Control. Ejemplo completo de Diseño ASM. Métodos heurísticos de diseños seguros. Conceptos Fundamentales.

---

### Programa Práctico

Diseño de Circuitos ASIC de alta escala de integración. Para ello se utilizarán Kits de Diseño para las herramientas CADENCE DESIGN FRAMEWORK II para tecnologías de 0.3 micras de la empresa Austria Microsystemes. Se utilizarán las herramientas de CAD disponibles en el Laboratorio de Diseño VLSI del Departamento de Electricidad y Electrónica.

PRÁCTICA 1: Diseño y Simulación de un sistema ASIC mediante captura esquemática.

PRÁCTICA 2: Diseño VHDL del mismo sistema.

PRÁCTICAS 3 y 4: Síntesis, Placement y Routing de los dos Diseños Anteriores.

PRÁCTICA 5: Verificación DRC y LVS. Simulación post-layout.

---

### Evaluación

Prueba objetiva de conocimientos teóricos. Evaluación continuada de consecución de objetivos prácticos.

---

### Bibliografía

\* N.H.E. Weste, K. Eshraghian. "Principles of CMOS VLSI Design: A System Perspective". Addison-Wesley Publishing Company, 1993.

\* A.Mukherjee. "Introduction to nMOS and CMOS VLSI Systems Design". Prentice Hall International Editions, 1986.

\* J.P. Uyemura. "Fundamentals of MOS Digital Integrated Circuits". Addison-Wesley Publishing Company, 1988.

\* R.L. Geiger, P.E. Allen, N.R. Strader. "VLSI Design Techniques for Analog and Digital Circuits". McGraw-Hill, 1990.

\* D. de Cogan. "Design and Technology of Integrated Circuits". John Wiley & Sons, 1990.

\* M.J. Morant. "Diseño y Tecnología de Circuitos Integrados". Addison-Wesley Iberoamericana, 1994.

\* W. Wolf. "Modern VLSI Design. A System Approach". Prentice Hall, 1994.

\* D.A. Pucknell, K. Eshraghian. "Basic VLSI Design". Prentice Hall, 1994.

\* T.A. De Massa, Z. Ciccone. "Digital Integrated Circuits". John Wiley & Sons, 1996.

\* Jan M. Rabaey. "Digital Integrated Circuits. A Design Perspective". Prentice Hall Electronics and VLSI Series, Charles G.Sodini, Series Editor, 1996.

\* J.F. Wakerly. "Digital Design. Principles and Practices". Prentice Hall International, 2000.

\* S. Lee. " Design of Computers and Other Complex Digital Devices, 2000.

---