

Plan 290 Ing.Automática y Electrónica Ind.

Asignatura 44158 HERRAMIENTAS DE DISEÑO ELECTRONICO

Grupo 1

Presentación

La asignatura aborda diversas metodologías y herramientas para realizar diseños electrónicos, tanto dentro de los circuitos integrados (FPGA, principalmente) como fuera de ellos, en tarjetas de circuito impreso (PCB). Se emplean diversos programas comerciales de síntesis y simulación con Lenguajes de Descripción de Circuitos (HDL).

Programa Básico

- 1.- Introducción.
- 2.- Circuitos Configurables.
- 3.- Arquitectura Interna de las FPGAs.
- 4.- Lenguaje Verilog.
- 5.- Metodología De Diseño "RTL".
- 6.- Ejemplos de Diseño.

Objetivos

Con esta asignatura se aprende a diseñar circuitos digitales complejos sobre dispositivos lógicos programables (FPGA), pudiendo aplicar la misma metodología al diseño sobre ASIC.

Programa de Teoría

- 1.- Introducción.
 - 1.1.- División de la Electrónica Digital.
 - 1.2.- Componentes Básicos Combinacionales.
 - 1.3.- Componentes Básicos Secuenciales.
 - 1.4.- Máquinas de Estado.
- 2.- Circuitos Configurables.
 - 2.1.- Introducción.
 - 2.2.- Estructuras PLA, PAL y PROM.
 - 2.3.- Estructuras tipo PLD.
 - 2.4.- Estructuras tipo FPGA.
- 3.- Arquitectura Interna de las FPGAs.
 - 3.1.- Introducción.
 - 3.2.- Celdas de Lógica Configurable.
 - 3.3.- Memoria SRAM Interna.
 - 3.4.- Líneas de Interconexión.
 - 3.5.- Pines de Entrada/Salida.
 - 3.6.- Procesos de Configuración.
- 4.- Lenguaje Verilog.
 - 4.1.- Introducción.
 - 4.2.- Un Primer Diseño: Mux4.
 - 4.3.- Biestables en Verilog.
 - 4.4.- Un Diseño con Registros: Desp8.
 - 4.5.- Un Circuito Aritmético: Cont16.
 - 4.6.- Máquinas de Estado: FSM.
 - 4.7.- Codificaciones del Estado.
- 5.- Metodología De Diseño "RTL".
 - 5.1.- Introducción.
 - 5.2.- Metodología Básica.
 - 5.3.- Análisis de las Unidades de Proceso y Control.
 - 5.4.- Organización de las Secuencias de Cálculo.

-
- 6.- Ejemplos de Diseño.
 - 6.1.- Introducción.
 - 6.2.- Procesador "RISC".
 - 6.3.- Modem "MSK".
-

Programa Práctico

Se realizan seis prácticas de dos horas, empleando el simulador de circuitos ModelSim de Mentor Graphics y la herramienta de síntesis WebPack ISE de Xilinx.

Evaluación

Examen con parte de Teoría (50%) y Problemas (50%).

Bibliografía

Véase <http://www.dte.eis.uva.es/Docencia/ETSII/HDE/HDE.htm>
