



Este documento es una adenda a la guía docente de la asignatura para incluir los cambios derivados de la **situación excepcional de docencia no presencial** que se aplica desde el 13 de marzo de 2020 a causa de la crisis sanitaria COVID-19

**ADENDA a la Guía docente de la asignatura**

<b>Asignatura</b>	SISTEMAS ELECTRÓNICOS BASADOS EN MICROPROCESADOR		
<b>Materia</b>	ELECTRÓNICA DIGITAL		
<b>Módulo</b>	MATERIAS BÁSICAS DE TELECOMUNICACIONES		
<b>Titulación</b>	GRADO EN INGENIERÍA DE TECNOLOGÍAS ESPECÍFICAS DE TELECOMUNICACIÓN GRADO EN INGENIERÍA DE TECNOLOGÍAS DE TELECOMUNICACIÓN		
<b>Plan</b>	460 (I.T.T.) 512 (I.T.E.T.)	<b>Código</b>	45018 (I.T.T.) 46616 (I.T.E.T.)
<b>Periodo de impartición</b>	2º CUATRIMESTRE	<b>Tipo/Carácter</b>	OBLIGATORIA
<b>Nivel/Ciclo</b>	GRADO	<b>Curso</b>	2º
<b>Créditos ECTS</b>	6 ECTS		
<b>Lengua en que se imparte</b>	CASTELLANO		
<b>Profesor/es responsable/s</b>	Luis Alberto Marqués Cuesta Héctor García García Ruth Pinacho Gómez		
<b>Datos de contacto (E-mail, teléfono...)</b>	TELÉFONO: 983 423000 E-MAIL: <a href="mailto:lmarques@ele.uva.es">lmarques@ele.uva.es</a> , <a href="mailto:hecgar@ele.uva.es">hecgar@ele.uva.es</a> , <a href="mailto:rutpin@tel.uva.es">rutpin@tel.uva.es</a>		
<b>Horario de tutorías</b>	Véase Tecnologías: <a href="http://www.uva.es/resources/docencia/ficheros/2017/460/tutorias.pdf">http://www.uva.es/resources/docencia/ficheros/2017/460/tutorias.pdf</a> Tecnologías específicas: <a href="http://www.uva.es/resources/docencia/ficheros/2017/512/tutorias.pdf">http://www.uva.es/resources/docencia/ficheros/2017/512/tutorias.pdf</a>		
<b>Departamento</b>	ELECTRICIDAD Y ELECTRÓNICA		



## 5. Bloques temáticos

### Bloque 1: La Unidad Central de Proceso (CPU)

Carga de trabajo en créditos ECTS:

#### c. Contenidos

##### TEMA 1 – UNIDAD DE CONTROL

- 1.1.- Introducción: Máquinas de estado algorítmico
- 1.2.- Unidad de procesamiento de datos (Ruta de datos).
- 1.3.- Controladores. Implementación de un controlador.
- 1.4.- Control cableado.
- 1.5.- Control microprogramado – palabra de control.
- 1.6.- Respuesta condicional de controladores.

Práctica laboratorio 1 – Introducción Verilog – Diseño estructural

##### TEMA 2 – SISTEMAS ALGORÍTMICOS PROGRAMABLES

- 2.1.- Introducción: Sistemas digitales de proceso.
- 2.2.- Arquitectura de un ordenador sencillo.
- 2.3.- Unidad Aritmético-Lógica y Desplazador.
- 2.4.- Control cableado de ciclo sencillo – Arquitectura Harvard.
- 2.5.- Ruta de datos y control en canalización (pipeline).
- 2.6.- Control microprogramado de ciclos múltiples – Arquitectura Von-Neumann.

Práctica laboratorio 2 – Diseño RTL y simulación de una ALU

Práctica laboratorio 3 – Diseño algorítmico - Ruta de datos

Práctica laboratorio 4 – Diseño algorítmico de la CPU completa

##### TEMA 3 – ARQUITECTURA DEL CONJUNTO DE INSTRUCCIONES

- 3.1.- Conceptos de arquitectura de computación.
- 3.2.- Direccionamiento de operandos.
- 3.3.- Modos de direccionamiento.
- 3.4.- Arquitecturas de conjunto de instrucciones.
- 3.5.- Instrucciones de transferencia de datos.
- 3.6.- Instrucciones de manipulación de datos.
- 3.7.- Aritmética de punto flotante.
- 3.8.- Instrucciones de control de programa.
- 3.9.- Interrupciones.

#### d. Métodos docentes

Semanas 1 a 5: docencia presencial

- Clase magistral participativa
- Resolución de problemas por parte del profesor y los alumnos en clases de aula
- Utilización de herramientas CAD (lenguaje Verilog) para el diseño de CPUs



A partir de la semana 6: docencia no presencial

- Clases teóricas, seminarios y prácticas en aula: se imparten mediante vídeos creados a partir de las presentaciones PowerPoint a las que se han añadido las explicaciones del profesor. Se entregan las soluciones de los problemas propuestos, junto con vídeos explicativos para los más complejos. Los enlaces a los vídeos y el resto del material están en el Campus Virtual.
- Clases de laboratorio: puesto que el primer bloque de prácticas de Verilog se hace con ordenador usando software libre, se ha propuesto que los estudiantes realicen las prácticas en sus propios ordenadores. Las dudas que les surgen se atienden online usando Webex. Al finalizar la práctica y antes de comenzar la siguiente, los alumnos deben entregar sus diseños mediante tareas en el Campus Virtual.
- Tutorías: se atienden a través de un foro abierto en el Campus Virtual, por e-mail o por videoconferencia con Webex si los alumnos lo requieren.

**f. Evaluación**

La evaluación de la adquisición de competencias se basará en:

- Prueba escrita sobre teoría/problemas al final del cuatrimestre
- Prueba práctica sobre Verilog al final del cuatrimestre.

Se ha eliminado la prueba teórica parcial (no eliminatoria de materia) inicialmente prevista para la semana 8. Su peso en la calificación final de la asignatura se incluirá en el examen teórico final escrito.

**Bloque 2: Sistemas de Entrada/Salida – Periféricos - Familias de Microprocesadores**

Carga de trabajo en créditos ECTS:

**c. Contenidos**

**TEMA 4 – ESTUDIO DEL PROCESADOR ARM7**

- 4.1.- Introducción
- 4.2.- Arquitectura
- 4.3.- Modelo del programador
- 4.4- Juego de instrucciones

**TEMA 5 – ESTUDIO DEL MICROCONTROLADOR LPC2103**

- 5.1.- Introducción
- 5.2.- Bloque de control del sistema.
- 5.3.– Bloques de entrada/salida de propósito general (GPIO)
- 5.4.– Controlador de Interrupciones Vectorizadas (VIC)

Las prácticas de laboratorio 5 y 6 sobre la programación del procesador ARM han sido eliminadas por no poder realizarse online con las debidas garantías.



#### d. Métodos docentes

- Clases teóricas, seminarios y prácticas en aula: se imparten mediante vídeos creados a partir de las presentaciones PowerPoint a las que se han añadido las explicaciones del profesor. Los contenidos que se iban a abordar en las sesiones de laboratorio se impartirán mediante vídeos explicativos sobre varios ejemplos de rutinas de programación del ARM. Los enlaces a los vídeos y el resto del material están en el Campus Virtual.
- Tutorías: se atienden a través de un foro abierto en el Campus Virtual, por e-mail o por videoconferencia con Webex si los alumnos lo requieren.

#### f. Evaluación

La evaluación de la adquisición de competencias se basará en:

- Prueba escrita sobre teoría al final del cuatrimestre
- Se ha eliminado la prueba práctica final sobre programación del procesador ARM. Los contenidos de esta parte serán evaluados en la prueba escrita teórica al final del cuatrimestre.

### 7. Sistema de calificaciones – Tabla resumen

INSTRUMENTO/PROCEDIMIENTO	PESO EN LA NOTA FINAL	OBSERVACIONES
Examen práctico sobre Verilog	30%	Es condición necesaria (pero no suficiente) para superar la asignatura alcanzar en esta parte una calificación igual o superior al 50%
Examen final escrito	70%	Es condición necesaria (pero no suficiente) para superar la asignatura alcanzar en esta parte una calificación igual o superior al 50%

Los exámenes de ambos procedimientos se realizarán on-line en las fechas indicadas en el calendario inicial de la ETSIT y se entregarán a través del campus virtual.

El examen de la convocatoria extraordinaria tendrá la misma estructura y valoración. Se realizará en la fecha inicialmente prevista por la ETSIT.

Aquellos alumnos que en convocatoria ordinaria o extraordinaria no hayan alcanzado las calificaciones mínimas en el examen final escrito o en el práctico obtendrán como calificación final de la asignatura la obtenida en el recurso no superado ponderada sobre 10.

Aquellos alumnos que en convocatoria ordinaria no hayan alcanzado las calificaciones mínimas en el primer o segundo procedimiento podrán presentarse de nuevo, en la convocatoria extraordinaria, al procedimiento pendiente, mientras que se les mantendrá la calificación del otro.